

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

Requested document:	JP9069481 click here to view the pdf document
---------------------	---

Synchronization control apparatus and method

Patent Number: ☐ [US5917294](#)
Publication date: 1999-06-29
Inventor(s): MITARAI REIJI (JP)
Applicant(s): CANON KK (JP)
Requested Patent: ☐ [JP9069481](#)
Application US19960705302 19960829
Priority Number(s): JP19950245094 19950831
IPC Classification: H01L21/30
EC Classification: [G03F7/20T16](#), [G03F7/20T24](#),
Equivalents: JP3372725B2

Abstract

A master-slave synchronization control system is constructed having two drive systems for driving respective ones of two controlled objects capable of being operated individually, wherein the drive system having the slower response is adopted as the master and the drive system having the higher response is adopted as the slave. The drive system of the master, which has the elements of a velocity control system that operates to follow up an entered velocity command value, outputs velocity information and position information of its controlled object. The drive system of the slave has a velocity control system in which the velocity information is adopted as the velocity command value, and a position compensating loop in which the position information is adopted as a position command value. The position compensating loop adds the position compensation value to the velocity command value as a correction signal. Both drive systems are driven at a velocity conforming to the input velocity command value, with the positions of these drive systems being changed in synchronized fashion.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-69481

(43) 公開日 平成9年(1997) 3月11日

(51) IntCl.⁴
H 0 1 L 21/027

識別記号 庁内整理番号

F I
H 0 1 L 21/30

技術表示箇所

5 1 6 B

審査請求 未請求 請求項の数2 F D (全 6 頁)

(21) 出願番号 特願平7-245094

(22) 出願日 平成7年(1995) 8月31日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 御手洗 礼治

神奈川県川崎市中原区今井上町53番地キヤ

ノン株式会社小杉事業所内

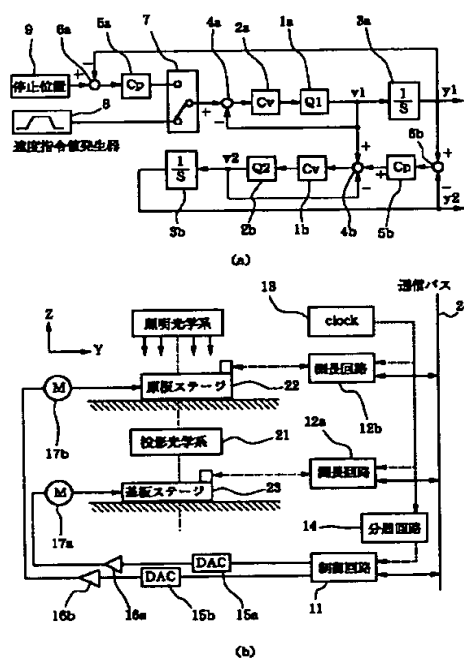
(74) 代理人 弁理士 伊東 哲也 (外1名)

(54) 【発明の名称】 同期スキャン制御装置

(57) 【要約】

【課題】 2つの駆動系を簡便な構成により、正確に同期駆動させる。

【解決手段】 個別に操作可能な2つの制御対象22, 23をそれぞれ駆動する2つの駆動系17a, 17bを有し、応答性の低い駆動系をマスタとし応答性の高い駆動系をスレーブとしたマスタスレーブ同期制御系を構成する装置であって、マスタの駆動系は入力される速度指令値に追従すべく動作する速度制御系の構成を有するとともにその制御対象の速度情報と位置情報を出力するものであり、スレーブの駆動系は、速度情報を速度指令値とする速度制御系と、位置情報を位置指令値とする位置補償ループとを有し、この位置補償ループはその位置補償演算値を速度指令値への補正信号として加算するものであり、両駆動系をそれらの位置を同期させて変化させかつ入力速度指令値に応じた速度で駆動する。



【特許請求の範囲】

【請求項1】 個別に操作可能な2つの制御対象をそれぞれ駆動する2つの駆動系を有し、応答性の低い駆動系をマスタとし応答性の高い駆動系をスレーブとしたマスタスレーブ同期制御系を構成する装置であって、マスタの駆動系は入力される速度指令値に追従すべく動作する速度制御系の構成を有するとともにその制御対象の速度情報と位置情報を出力するものであり、スレーブの駆動系は、前記速度情報を速度指令値とする速度制御系と、前記位置情報を位置指令値とする位置補償ループとを有し、この位置補償ループはその位置補償演算値を前記速度指令値への補正信号として加算するものであり、両駆動系をそれらの位置を同期させて変化させかつ前記入力速度指令値に応じた速度で駆動することを特徴とする同期スキャン制御装置。

【請求項2】 前記制御対象はスキャン露光方法によるデバイス製造装置の基板ステージと原板ステージであり、前記各駆動系は各ステージの位置情報と速度情報を取得するレーザ干渉計およびその測長回路を有し、各測長回路と双方の前記制御系および前記補償ループにおける制御演算回路とは、単一のタイミング発生回路のタイミングに基づき、その基本タイミング信号によりあるいはその分周信号により同期駆動されるものであり、これにより、両ステージの位置を所望の比率で同期させて変

$$G1(s) = \frac{P1(s) C1(s)}{1 + P1(s) C1(s)}, \quad G2(s) = \frac{P2(s) C2(s)}{1 + P2(s) C2(s)}$$

すなわち、各軸におけるループ制御については言及せず、2軸間の同期制御構成にのみ着目した立場の表現となっている。この点が以降の2つの従来例および本発明の実施例における表現と異なる。また、簡単のため本明細書では、両軸の変位比が1対1の同期関係を目指すものと仮定する。例えば、縮小投影露光装置の原板ステージと基板ステージの同期駆動系に適用した場合には、縮小比および方向を考慮する必要があるが、このような場合も適当な2軸間のスケール変換がなされるものと仮定して、一般性を失うことなく1対1の2軸同期制御系を対象として取り扱う。

【0005】さて、図2の従来例であるが、これは、いわゆるマスタスレーブ構成の制御系である。より理解しやすい表現として、図2を等価変換したものを図5に示す。同図に示すように、参照値 r を入力として第1の系が駆動し、その位置出力 $y1$ と第2の系の位置出力 $y2$ との位置偏差 $e x$ を、補償演算 $C3(s)$ を介して第2の系に入力することにより第2の系を駆動する構成となっている。ここで位置偏差 $e x$ は同期誤差であり、補償演算 $C3(s)$ による演算結果 $u x$ が同期化操作量である。第2の系 $(G2(s))$ が第1の系 $(G1(s))$ の位置出力 $y1$ を指令値とみなしてこの信号に追従するフィードバックループをなしていることから、図5(図2)の構

化させることを特徴とする請求項1記載の同期スキャン制御装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、被露光物体に原板上のパターン像を焼き付けるデバイス製造装置、特に大画面の一括露光に好適な走査型露光装置などに適用され、高度な同期精度と速度均一性が要求される2軸の駆動を制御する制御装置に関する。

【0002】

【従来の技術】従来、2軸駆動系の同期性を重視した制御装置は、例えば図2に示すような構成をとっている。この代表例として特開昭60-169909号公報に記載のものがある。

【0003】この図2の例では、他の従来例と表現が異なっているのでその特殊性を説明しておく。同図において、 $G1(s)$ 、 $G2(s)$ は各軸の位置制御閉ループ伝達関数である。各軸の対象特性をそれぞれ $P1(s)$ 、 $P2(s)$ 、補償器特性を $C1(s)$ 、 $C2(s)$ とすると、 $G1(s)$ 、 $G2(s)$ を、数1式としたものと解釈することができる。

【0004】

【数1】

$$G1(s) = \frac{P1(s) C1(s)}{1 + P1(s) C1(s)}, \quad G2(s) = \frac{P2(s) C2(s)}{1 + P2(s) C2(s)}$$

成は、第1の系をマスタ、第2の系をスレーブとしたマスタスレーブ構成である。ただし、この従来例は、スレーブ系が参照値 r からの影響も直接受ける構成の、フィードフォワード経路が付加されたものであり、立ち上がり時の応答性を上げようとする意図を有するものであると理解することができる。フィードフォワード部分は、同期制御の構成上は枝葉部あるいは補助部的なものと考えべきであり、本従来例のフィードバック制御の基本思想は位置制御によるマスタスレーブ構成にある。フィードフォワードに関しては以降の例についても同様に考える。

【0006】図3に示す従来例は、特開平3-252704号公報に記載のものである。これは前述の数1式の関係に示される表現の違いを除けば、同期制御の基本特性としては図2の例と等価であることが次のように示される。すなわち、図3における $C3(s)$ は同期化補償器であり、この出力値 $u x$ は数2式で表せる。

【0007】

【数2】

$$u x = C3(s) \{ (r - y1) - (r - y2) \} \\ = -C3(s) (y1 - y2)$$

ここで、 $C3(s)$ への入力値は従来例2の同期誤差と同

一である。図3のものは、 u_x が第2の系に負帰還される構成であるから、図5のフィードフォワードを有するマスタスレーブ構成と同一であることがわかる。

【0008】上述の2つの従来例は、演算構成が異なるものの特性上等価であり、いずれも2軸位置制御のマスタスレーブ制御系である。これとは異なった例として図4に示す。特開昭62-226206号公報に開示されたものがある。この従来例では、参照値入力 r に対して2軸位置出力 y_1 および y_2 が追従しないという根本的な不備があるが、詳細は別として同期制御に関する基本姿勢を好意的に解釈して議論する。そうすると、2軸駆動系の出力段に相互にたすき掛けされた信号結合構成を有する点がその特徴として注目できる。マスタスレーブ構成では、信号の流れがマスタ系からスレーブ系へと単一であったのに対して、図4の例では両系が並列であり、対等に相互干渉させる基本構成をとっている。このような構成は、主従関係を廃止したバイラテラル(bilateral)構成と呼ばれる。上述の従来技術が有する一般の課題を説明する前に、バイラテラル型同期制御構成の問題点を指摘しておく。明らかな不備を有する図4の従来例は別に、バイラテラル構成は一般論としてはむしろ正当なものであるが、実際の制御系設計の現場では次の2点がしばしば問題となっている。

【0009】第1の点は、一方の系に入った外乱により全系が汚され動揺の収まりが悪いことである。第2の点は2軸の系に股がる制御閉ループが幾つも現われ、各ループを同時に安定化させる補償器の設計がはなはだ困難なことである。外乱応答が悪いのは、系のダイナミクスが、如何なる外乱に対しても全系の最も遅い振動モードに支配されることによる。マスタスレーブ構成であれば同期精度に関してはスレーブ系のみ速いダイナミクスで外乱の影響を除去させることができる。またスレーブ系へ入力された外乱に対しては、遅いダイナミクスを持つマスタ系には全く影響を与えることのないのが、マスタスレーブ系の利点である。次にバイラテラル構成における補償器の設計の困難な原因は、簡単には各系の個別設計が不可能なことからくる。例えば、図4の例では、補償器 $C_1(s)$ を軸特性 $P_1(s)$ に基づいて設計した場合、 P_1 と C_1 を含む単純ループの安定化はなされているとしても、 P_1 から C_2 、さらに P_2 を経て前記単純ループに帰還されてくる信号成分の考慮はなされていないので所望の特性設計は不十分である。一般にこのような複合系の補償器を設計するには、多変数制御理論およびそのCADを援用するのが好ましいが、往々にして得られる結果は、信号の結合構成のみならず複雑な補償器、すなわち高次の演算構成となるのが普通であり実現性に乏しいといえる。

【0010】上述のバイラテラル構成の問題点の指摘は、言い換えればマスタスレーブ構成の利点を説明する作業に等しい。しかし、マスタスレーブ構成が万能であ

ると断定する意図はない。一般制御理論としてバイラテラル構成、実践論としてマスタスレーブ構成が有利であるとするのが正しい表現であろう。

【0011】図6は、最も一般的とはいえないが、より汎用的なバイラテラル制御構成を示す。同図において、仮に軸特性 P_2 のサーボ帯域が P_1 に比べて十分に高いとする。さらに4個の補償器 C_{11} 、 C_{12} 、 C_{21} および C_{22} は、適当な制御系設計CADを援用して最適なものを算出したとする。当然ながら最適化のコスト関数は同期化誤差 $y_1 - y_2$ に関するものは必須で、さらに各軸の速度偏差などを含めるものであり、これらの重み付二乗積分などを想定している。例題を用いて数値的に示すことは容易であろうが、ここではその結果の概要を述べるに留める。第2の系から第1の系への干渉補償器 $C_{12}(s)$ は、直流ゲインが他の補償器に比べて極めて小さくかつ配置される極零は $P_2(s)$ の極に相当する十分に高速なものとなる。すなわち、補償器 C_{12} を有する信号経路は、切断可能という結論に至ることになる。この理由は、元々物理的に分離している速い動特性と遅い動特性を人為的に結合させることの意味は希薄で、結合させた場合、速い動特性の系が遅い系に引きずられる分だけコスト関数に不利に働くことと解釈できることからくる。図6において、補償器 C_{12} の経路を除去すれば信号の流れは第1の軸から第2の軸への一方向となり、マスタスレーブ構成との等価系になることが示せる。

【0012】同期制御構成についての特徴をまとめるならば次のようになる。一般論としての2軸の制御系の汎用的表現はバイラテラル構成であり、その特殊例かつ最適パラメータ設定の結果としてマスタスレーブ構成を含むものと考えられる。しかしバイラテラル構成では、冗長な構成であるがゆえにマスタスレーブに比べて多くの補償器を設計しなくてはならず、さらに各ループの安定化に多大な労力を費やす必要がある。仮に2軸間応答性に明確な差異があるならば、その知見の基に最初から支配的特性を持つ軸をマスタ系とし、高帯域特性を持つ軸をスレーブ系としたマスタスレーブ型において制御系を構築することが最短での設計行為といえよう。マスタスレーブ構成では補償器の設計は、1軸毎の安定化調整となり何ら困難はない。なお、2軸間応答性の差異が僅少ならば、この制御対象は元々等しい動作をし得る2軸並列系であるので、同期化仕様を満たすことを目的とする設計問題としては低位である。

【0013】これまでに取り上げた従来例において共通した問題点とすべき特徴がある。図2~4に表す3例とも制御量は位置あるいは2軸間の相対位置である。すなわち、従来例は全て位置制御系としての同期制御を問題としていることがわかる。同期性は相対位置で評価するものであるから、これらは直接的な発想といえる。しかしながら、何らかの運動制御系を考える場合においては

位置制御よりも前に速度を制することが重要でありかつ効果的な場合が多い。このことは位置信号が速度信号に比べて90度位相が遅れることなどから容易に理解できよう。同期制御に関しても速度に関する同期化を前以て与える発想が従来明確化されておらず、この点が従来技術での見落とし部分である。

【0014】

【発明が解決しようとする課題】上述の如く従来技術においては、汎用性を目指したバイラテラル構成では構成が複雑で安定化補償器の設計が困難であること、位置制御に基づくマスタスレーブ構成ではスレーブ系の動作遅れが現われること、及び同期制御と速度制御との同時実現の策が表現されていない等の問題点があり、これらに付随する設計コストの増大、保守性の低下等が課題である。さらに、同期制御系構成上の課題に加えてそれを金物実現する際の制御回路、測長回路の適切な同期化の在り方を課題とする。

【0015】本発明の目的は、上述の課題を解決することにある。

【0016】

【課題を解決するための手段および手段】また、一般に、位置制御系で安定化補償器を設計するよりも速度制御系で行う方が、フィードバック系の周波数特性として高帯域化が可能となる。これは積分特性一つ分の差異によるものではあるが、信号伝達の位相遅れで90度だけ速度制御系の方が少なく一巡ループゲインの設定に有利であるという制御基礎理論上の理由に基づいている。従来技術による同期制御系では位置制御系として同期誤差を除去しようとしている。本発明の基本思想は主として速度制御系で同期誤差の抑圧を目指すことにある。しかしながら、同期誤差は相対位置即ち位置単位によって評価されるものであるから位置制御としての同期補償ループも併せ持たなければならない。

【0017】図7に本発明の概念を表している。2つの駆動系（軸1、軸2）にそれぞれの速度制御系を用意している。2軸のうち応答性の低いほうを信号の上流にのせた速度制御としてのマスタスレーブ系を構成している。マスタ系の速度 v_1 はスレーブ系へ伝達され、スレーブ系速度制御の速度指令値として入力される。この部分が背骨ではあるが、マスタ系からスレーブ系への伝達関数はもうひとつあり、マスタ軸位置検出値 y_1 がスレーブ側に伝達される。これによりスレーブ側では同期検出されたマスタスレーブ間相対位置を認知することになる。認知された相対位置は補償器 C_p により演算され、その結果は速度指令値の補正量として入力値 v_1 に加算される。

【0018】このような手段により高い周波数領域までループ利得を上げることができ、外乱抑制、指令値追従特性を向上させる作用をなす。また構成上明らかな作用ではあるが、従来は陽には考慮されていなかった速度制

御を速度目標値入力という形で可能にする。もはやランブ関数状の位置目標信号は不要となる。

【0019】

【実施例】本発明の実施例のひとつを表したものが図1(a)および図1(b)である。本例は半導体露光装置に応用した場合のものであり、各要素の接続関係および金物としての全系を図1(b)に表しており、本来制御回路内で実現される制御構成を図1(a)に表現したものである。

【0020】同期制御構成を表した図1(a)では、前述の従来例と同じく各軸の位置情報を y_1 、 y_2 、速度情報を v_1 、 v_2 としており、2軸同期化を目指した制御構成の考え方を示すものである。信号の流れにしたがって説明を与える。まず、この制御系では2つの制御モードを有しており、スキャンモードと位置決めモードとに分けられ、信号選択器7により切り替えられる。本発明の主眼としては速度制御を含むスキャン制御が主体であり、位置決めモードは付加的と考え、スキャンモードに限定した説明とする。出力 y_1 を持つ軸をマスタ系で出力 y_2 を持つ軸をスレーブ系としている。

【0021】速度指令値はその発生器8によりつくられマスタ系に入力される。この指令値はマスタ系にのみ入力し、スレーブ系には直接には作用させない構成であることを特記しておく。比較器4aにより速度指令値は速度 v_1 と比較され、その偏差信号は速度補償器2aに入力される。速度補償器2aの出力が、物理的にはマスタ系のD/A変換器、電力増幅器を経てモータへ入力される操作量となる。マスタ系の動特性1aは伝達関数 Q_1 で表しており、速度補償器伝達関数 C_v と併せて速度制御マイナーループが構成される。符番3aは積分器を表しており、速度 v_1 と対応する位置 y_1 との関係を示したものである。これでマスタ系を一通り説明したが、スレーブ系についても同様であり、符番も対応させている。

【0022】さてポイントとなるのはマスタ系スレーブ系間の関係である。両者の間の信号方向は一方向的でマスタ系からスレーブ系へ方向のみとなっている。両軸間で伝達される情報は速度 v_1 と位置 y_1 の2点である。速度信号 v_1 はスレーブ系の速度制御マイナーループへの指令値あるいはその一部として伝達される。位置信号 y_1 はスレーブ系位置 y_2 と比較され、その偏差すなわち同期誤差がスレーブ系位置補償器5bに入力される。このスレーブ系位置補償器は同期化補償器とも呼ぶことが可能で同期誤差を零にすべく動作するものであり、少なくとも一つの積分特性を有するように設計される。位置補償器5bの出力信号はスレーブ系の速度マイナーループに入力され、前記速度入力 v_1 との和としてスレーブ系速度指令値が生成される。見方を変えれば、スレーブ系はよく親しまれている速度マイナーループと位置マイナーループを有する1軸駆動制御系であり、速度、位

置の各比較点にマスタ系からの対応する信号が注入されているものと解釈できよう。したがって補償器Cv、Cpの設計手順も軸単独の伝達関数から導き得るものであり、実現において無理のない自然な構成である。

【0023】半導体露光装置へ本制御系を利用した場合の接続図1(b)を参照する。投影光学系21を挿んで原板ステージ22と基板ステージ23の2軸の駆動系が用意されている。原板ステージ上の画像情報を基板ステージ上へ走査しながら転写するものであるから、投影光学系の縮小比を考慮したうえで、精度の高い両ステージの駆動が必要とされる。これらステージの位置計測にはレーザ干渉計が用いられ、その測長回路が12a、12b、駆動源であるモータが17a、17bで表されている。2軸分の測長回路は通信バス24により制御回路11に接続され、制御回路11の演算出力は2軸分を持ち、それぞれD/A変換器15a、15b、電力増幅器16a、16bを介してモータ17a、17bへ付与されている。表現上、いずれのステージがマスタ系かスレーブ系であるかは明示していないが、例えば、微動位置合わせ機構などが具備され、応答性が低い方のステージがマスタである。さらに、同図で表現していることのポイントは各回路間での電氣的な同期化である。

【0024】半導体フォトリソグラフィ分野での露光転写に求められる位置合せ精度はサブミクロン以下である。従来のステップ・アンド・リピート方式の露光装置では静的な計測環境の下でのみこの精度は要求されていた。走査型露光装置では、加えて動作中にもこのような高い精度が必要とされる。ここで述べている精度は位置座標上での、いわば空間精度である。動作中での精度に対してはさらに時間軸の考慮が必要で、空間精度を時間精度に置き換えたタイミングの管理が必須である。

【0025】図1(b)は各要素接続関係と同時に、制御回路11と2つの測長回路12a、12bとの間のタイミング管理の実施例を示している。クロック発生回路13の出力は2つの測長回路12a、12bに直接入力され、これと同じ信号が分周回路14を介して制御回路11に渡されている。クロック発生回路13は、例えば高い周波数の水晶発振器を内蔵したもので、測長回路12a、12b内の演算サイクル、出力ラッチおよび通信

タイミング等に係わる基準クロックを与えるものである。一方、制御回路11へのタイミング信号入力は、中央演算装置の基準クロックを意味するものではなく、制御演算割り込み処理のトリガリング信号として用いることを、この場合意味している。本実施例により、2つのステージ位置計測の同期性およびそれらと制御演算との間の同期性を要求精度に合わせて実現することが可能となる。

【0026】

【発明の効果】以上、本発明によれば、高い精度特性と高帯域化が図られた動特性を有する同期スキャン制御装置を実現することができ、したがって装置および製造ライン全体としてのスループット向上に寄与することができる。さらに、速度制御主体の制御構成であるので、位置指令入力としてのランプ信号入力を発生させる必要がなく高い精度での速度制御を実現することができる。

【0027】また、装置設計・製造の場合においては、マスタスレーブの考え方に則ったシンプルな構成であることの利点から、設計・調整・保守コストが低減される効果は絶大である。

【図面の簡単な説明】

【図1】 本発明の一実施例に係る同期スキャン制御装置を示す図である。

【図2】 従来例を示す図である。

【図3】 他の従来例を示す図である。

【図4】 さらに他の従来例を示す図である。

【図5】 従来のマスタスレーブ型の制御を基本的な表現で示す図である。

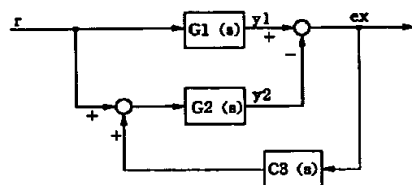
【図6】 従来のバイラテラル型の制御を基本的な表現で示す図である。

【図7】 本発明の概念を示す図である。

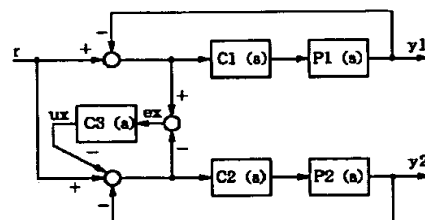
【符号の説明】

1：軸の特性（伝達関数）、2：速度補償器、3：積分器、4：速度比較器、5：位置補償器、6：位置比較器、7：信号選択器、8：速度指令値発生器、9：目標位置、11：制御回路、12：レーザ干渉計測長回路、13：基準タイマー、14：分周回路、15：D/A変換器、16：電力増幅器、17：モータ。

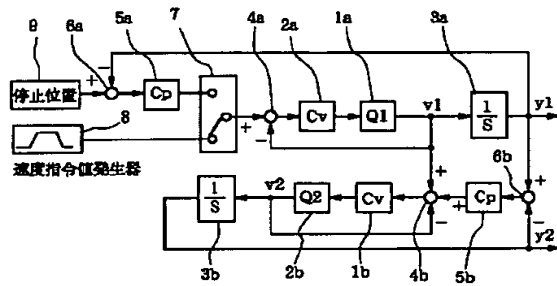
【図2】



【図3】

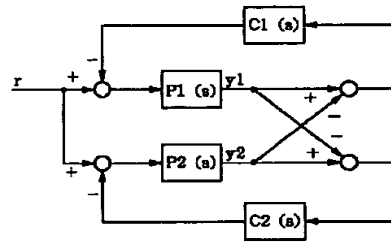


【図1】

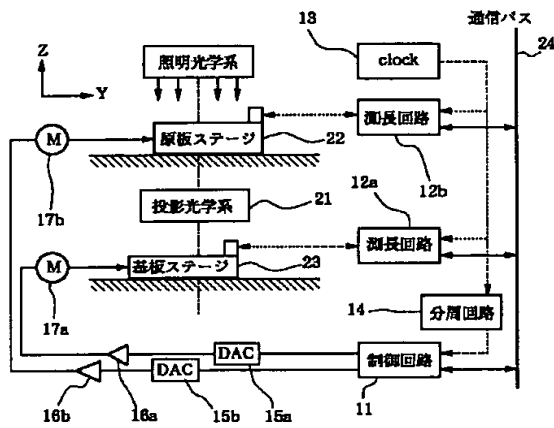
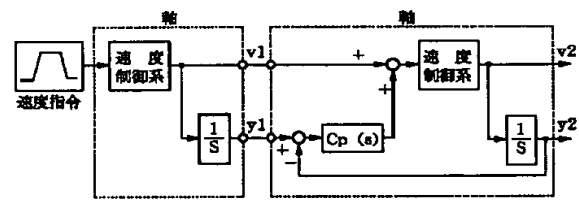


(a)

【図4】

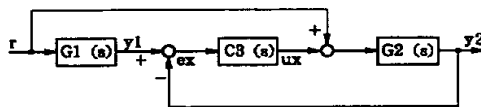


【図7】



(b)

【図5】



【図6】

